

LYGIAGREČIOJI DAUGIALAIDŽIŲ MIKROJUOSTELINIŲ LINIJŲ SINTEZĖ

Raimondas Pomarnacki¹, Audrius Krukoniš²

Vilniaus Gedimino technikos universitetas

El. paštas: ¹raimondas.pomarnacki@el.vgtu.lt; ²audrius.krukoniš@el.vgtu.lt

Santrauka. Pateikta metodika daugialaidėms mikrojuostelinėms linijoms (DML) sintezuoti. Tikslinis sintezuojamos DML parametras – charakteringasis impedansas. Varijuojami parametrai: laidininkų plotis, tarpas tarp laidininkų, pagrindo storis ir dielektrinė skvarba. Metodika remiasi autorių sukurtu lygiagrečiuoju sintezės algoritmu, kuriame analizės operacijos paskirstytos tarp kompiuterių telkinio mazgų. DML modelis sudarytas taikant baigtinių skirtumų metodą. Analizuojamai sričiai sumažinti padaryta prielaida, kad DML yra begalinė ir periodinė. Pasiūlytoji metodika buvo įgyvendinta ir išbandyta šešiolikos mazgų kompiuterių telkinyje. Kompiuterių telkinys pagrįstas Mpich2 programinėmis priemonėmis. Nustatyta, kad sintezės paklaida neviršija 1 %, o sintezuotos DML charakteristikos, lyginant su charakteristikomis, gautomis kitais metodais, skiriasi mažiau nei 6 %.

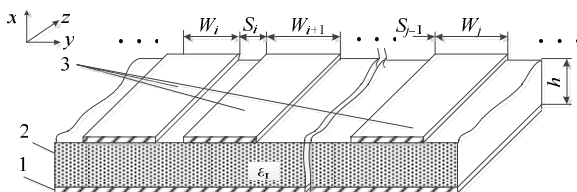
Reikšminiai žodžiai: daugialaidės mikrojuostelinės linijos sintezė, lygiagretusis algoritmas, mpich2 programinės priemonės.

Įvadas

Daugialaidės mikrojuostelinės linijos (DML) plačiai taikomos įvairiuose elektroniniuose įtaisuose signalams perduoti (Shufeng *et al.* 2003), transformuoti (Gupta *et al.* 2009), elektromagnetinėms bangoms spinduliuoti (Sakakibara *et al.* 2007) ir pan. Jų pagrindu taip pat kuriami mikrobangų įtaisų su periodinėmis struktūromis fiziniai ir matematiniai modeliai, pvz., perdavimo linijų (Park *et al.* 2005; Grasso *et al.* 2005), filtrų ir kryptinių šakotuvų (Masot *et al.* 1994), bei kreipimo ir lėtinimo sistemų (Daškevičius *et al.* 2007).

DML konstrukcijos eskizas pateiktas 1 pav. Mikrojuosteliniai laidininkai linijoje formuojami dielektrinio pagrindo paviršiuje, kita pagrindo pusė padengta ištisiniu laidžiu sluoksniu, atliekančiu ekrano funkciją.

Svarbus etapas projektuojant elektroninius įtaisus – jų sintezė. Pagal enciklopedinį apibūdinimą sintezė (graik. *synthesis*) – objekto elementų jungimas į visumą.



1 pav. Daugialaidės mikrojuostelinės linijos konstrukcija:
1 – įžemintas laidininkas (ekranas); 2 – dielektrinis pagrindas;
3 – mikrojuosteliniai laidininkai

Fig. 1. Construction of the microstrip multiconductor line:
1 – conducting shield; 2 – dielectric substrate; 3 – microstrips

Elektroninių įtaisų sintezė – elektronikos inžinerijos teorijos dalis, nagrinėjanti įtaisų, atitinkančių užsibrėžtus parametrus ir charakteristikas, projektavimo metodus.

Sintezės problemos aktualios kuriant kompiuterizuotas sistemas mikrobangų įtaisams projektuoti. Pastaruoju dešimtmečiu daugelis tyrėjų visame pasaulyje sprendė šias problemas. Tarkime, Rawat *et al.* (2009) išvestos matematinės išraiškos, siejančios projektuojamo įtaiso elektrines charakteristikas ir jo konstrukcinius parametrus. Chiang *et al.* (2009) straipsnyje taikant komercinę programinę įrangą sudarytos nomogramos ir lentelės, siejančios įtaiso elektrines charakteristikas ir jo konstrukcinius parametrus. Mikučionio *et al.* (2010) sukurta metodika sintezuoti keturių laidininkų DML, veikiančią normalių bangų režimu. Lee *et al.* (2009) išvestos matematinės išraiškos ir sudarytos nomogramos, leidžiančios nustatyti trijų laidininkų DML elektrines charakteristikas pagal ekvivalentines schemas parametrus.

Taigi, literatūros analizė rodo, kad nėra sukurtos DML, sudarytos iš didelio skaičiaus laidininkų (daugiau nei 4), sintezės metodikos. Tokių metodikų stoka verčia DML projektuoti daugkartinio kompiuterinio modeliavimo būdu taikant universalias imitacines (dažniausiai komercines) programas.

Sintezuojant DML tiksliniu parametru gali būti charakteringasis impedansas Z_0 arba santykinė efektyvioji dielektrinė skvarba ϵ_{ref} . DML naudojant kaip perdavimo

liniją svarbiausiu parametru laikytinas charakteringasis impedansas, apibūdinantis jos suderinamumą su signaliniu traktu.

Sintezuojant bet kurią elektroninį įtaisą tenka daug kartų vykdyti šio įtaiso matematinio modelio analizę. Siekiant sumažinti projektavimo trukmę, galime taikyti tikslinės funkcijos ekstremumo paieškos metodus (Pomarnacki *et al.* 2009) arba analizės procesą vykdyti lygiagrečioje kompiuterizuotoje sistemoje.

Darbe pateikta DML konstrukcinių parametrų: dielektrinio pagrindo storio h ir santykinės dielektrinės skvarbos ϵ_r , laidininkų pločių W ir tarpų tarp jų S , atitinkančių nurodytus charakteringojo impedanso dydį ir nuokrypį nuo jo, radimo metodika besiremianti lygiagrečiuoju analizės algoritmu.

Straipsnio struktūra yra tokia. Antrame skyriuje aptariamas begalinės periodinės DML matematinis modelis. Trečiame skyriuje glaustai aptarti du nuoseklios sintezės būdai. Ketvirtame skyriuje pateiktas lygiagretusis DML sintezės algoritmas. Penktame skyriuje aptariami siūlomo algoritmo tikslumas ir našumas. Pasiekti rezultatai formuojami straipsnio apibendrinime.

Daugialaidės mikrojuostelinės linijos modelis

DML analizei taikytini daugelis skaitinių metodų, pvz., baigtinių elementų metodas, momentų metodas ir kiti. Esamam uždaviniui spręsti pasirinktas baigtinių skirtumų metodas (Sadiku 2009), pasižymintis sąlyginiu paprastumu ir galimybe įvertinti analizuojamos srities ypatumus, tarkime, viršutinį DML ekraną, laidininkų storį ir pan.

Nagrinėjant DML, kurią sudaro didelis skaičius laidininkų, baigtinių skirtumų metodu (2 pav.) susiduriama su sunkumais pasirenkant analizuojamą sritį, kuri šiuo atveju turi būti ypač didelė. Jeigu DML sudaryta iš vienodo pločio laidininkų ir tarpai tarp jų yra lygūs, galima įvertinti DML periodiškumą ir simetriją nagrinėjant tik mažąją DML dalį, 2 pav. esančią tarp 6 ir 8 arba 7 ir 8 plokštumų.

Taikant baigtinių skirtumų metodą, trečioji Maksvelio lygtis diferencialine forma (Vainoris 2004) pakeičiama Laplaso lygtimi, kurios diferencialiniai elementai išreiškiami baigtiniais skirtumais:

$$\varphi_{i,j} = (\varphi_{i+1,j} + \varphi_{i-1,j} + \varphi_{i,j+1} + \varphi_{i,j-1}) / 4, \quad (1)$$

čia: $\varphi_{i,j}$ – nagrinėjamo taško potencialas; $\varphi_{i\pm 1,j\pm 1}$ – gretutinių taškų potencialai.

Taigi (1) lygtimi galima apskaičiuoti potencialus kiekviename analizuojamos srities taške. Atsižvelgus į DML periodiškumą, analizuojamos srities kraštuose, t. y.

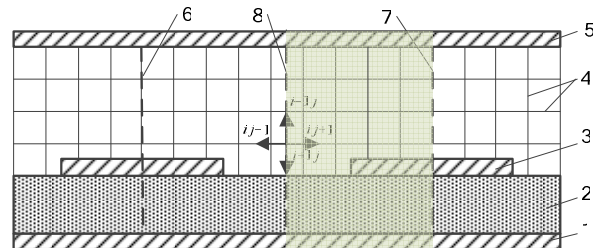
ties 2 pav. pateiktomis 6 ir 7 plokštumomis, lygtis (1) privalo būti pakeista (Štaras 2008). Tokiu atveju (1) lygtis ties dešiniąja riba (2 pav. 7-oji plokštuma) pasikeis į

$$\varphi_{i,j} = \frac{1}{4} (2\varphi_{i-1,j} + \varphi_{i,j-1} + \varphi_{i,j+1}), \quad (2)$$

o ties kairiąja riba (2 pav. 8-oji plokštuma) į

$$\varphi_{i,j} = \frac{1}{4} (2\varphi_{i+1,j} + \varphi_{i,j-1} + \varphi_{i,j+1}). \quad (3)$$

Taigi (2) ir (3) lygtimis galima įvertinti analizuojamos DML periodiškumą, labai sumažinti analizuojamos srities dydį ir paspartinti skaičiavimus.



2 pav. Daugialaidės mikrojuostelinės linijos su periodinėmis plokštumomis modelis (analizuojama sritis patamsinta): 1 – apatinis ekranas; 2 – dielektrinis pagrindas; 3 – signalinis laidininkas; 4 – analizuojamos srities gardelė; 5 – viršutinis ekranas; 6, 7 – signalinių laidininkų periodiškumą įvertinančios, atitinkamai, kairioji ir dešinioji plokštumos; 8 – tarpų tarp signalinių laidininkų periodiškumą įvertinanti plokštuma
Fig. 2. The model of the multiconductor microstrip lines with symmetric areas (area of analysis is shaded): 1 – bottom shield; 2 – dielectric substrate; 3 – microstrips; 4 – grid of the area of analyses; 5 – upper shield; 6, 7 – planes where microstrips conductors are symmetric; 8 – plane where space between microstrips conductors is symmetric

Nuoseklieji sintezės būdai

Šiuo etapu nėra išvesta tikslių matematinių išraiškų, siejančių DML elektrines charakteristikas ir jos konstrukcinius parametrus, todėl linijos sintezė gali būti tik iteracinio pobūdžio (Martavičius *et al.* 2000).

Nuosekliai vykdant analizės operacijas tenka iš eilės nustatyti žingsniu keisti DML konstrukcinius parametrus ir skaičiuoti jos elektrines charakteristikas. Sintezuojant DML tokiu būdu tenka vidutiniškai perrinkti pusę konstrukcinių parametrų galimų verčių ir projektavimo procesas užtrunka ilgai.

DML sintezės trukmė gali būti itin sumažinta pritaikius konstrukcinių parametrų parinkimui optimalios paieškos metodus, pvz., binarinį (Neapolitan *et al.* 2003). Šiuo atveju sintezė prasideda nuo DML pradinių ir ribinių konstrukcinių bei elektrinių parametrų nustatymo. DML analizuojama baigtinių skirtumų metodu taikant (1)–(3) išraiškas ir suradus potencialo pasiskirstymą apskaičiuojamas DML charakteringasis impedansas bei efektyvioji

dielektrinė skvarba. DML atveju, binarinis paieškos algoritmas taikomas laidininko pločio W ir tarpo tarp laidininkų S paieškai. Vykdamas laidininko pločio paiešką, imama vidurinė ruožo vertė:

$$W_{\text{vid}} = W_{\text{min}} + (W_{\text{max}} - W_{\text{min}})/2, \quad (4)$$

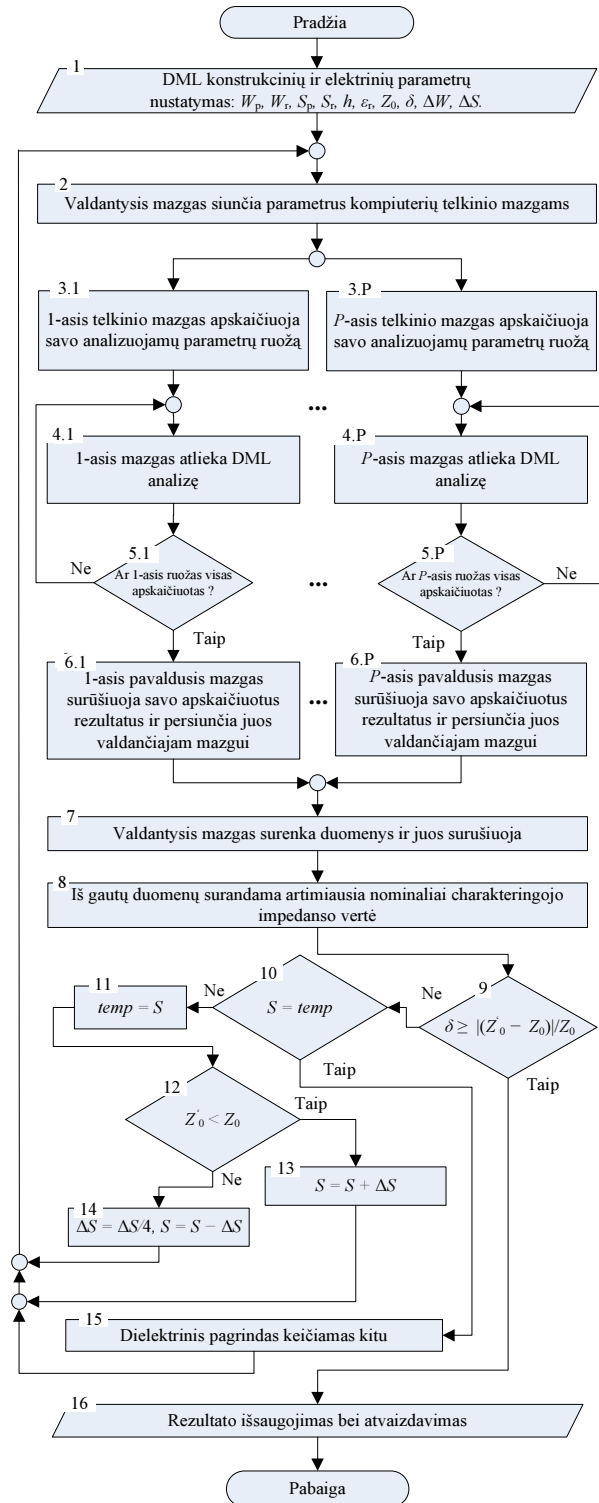
čia: W_{vid} – vidurinė vertė laidininkų pločių ruože; W_{min} – mažiausias leistinas laidininko plotis; W_{max} – didžiausias leistinas laidininko plotis.

Jei apskaičiuoto ir ieškomo charakteringojo impedanso skirtumas didesnis už nulį, tai nustatoma nauja laidininko pločio minimali riba, kuri lygi vertei gardedės vienu žingsniu didesniu nei vidurinė vertė: $W_{\text{min}} = W_{\text{vid}} + 1$. Kitu atveju, jei apskaičiuoto ir ieškomo impedanso skirtumas mažesnis už nulį, nustatoma maksimali riba, kuri lygi vidurinei vertei $W_{\text{max}} = W_{\text{vid}}$. Sintezuojant DML keičiamas laidininko plotis ir tarpas tarp laidininkų kiekvienai užduotai dielektrinės skvarbos vertei. Iš gautų charakteringųjų impedansų randama artimiausia charakteringo impedanso reikšmė norimai vertei.

Lygiagretusis sintezės algoritmas

Paskirstę analizės uždavinius tarp daugelio kompiuterių, t. y. analizuojant lygiagrečiai, galima labai paspartinti DML projektavimo procesą. Siūlomo lygiagrečiojo sintezės algoritmo blokinė schema pateikta 3 pav. Tarkime, kompiuterių telkinį sudaro vienas pagrindinis kompiuteris ir P pavaldžiųjų (telkinio mazgų). Algoritmas įvykdomas per 16 žingsnių:

1. Nustatomi pradiniai konstrukciniai ir elektriniai parametrai reikalingi DML sintezei: dielektrinio pagrindo storis h ir dielektrinė skvarba ε_r , laidininko pločio pradinė W_p ir ribinė W_r vertė, tarpo tarp laidininkų pradinė S_p ir ribinė S_r vertė, siekiamo charakteringojo impedanso Z_0 nominali vertė bei nuokrypis nuo jo δ , gardedės žingsnių ΔW ir ΔS vertės.
2. Kompiuterių telkinio valdantis mazgas persiunčia nustatytus pradinius elektrinius ir konstrukcinius parametrus pavaldiesiems telkinio mazgams.
3. Kiekvienas i -asis pavaldusis mazgas apskaičiuoja savo laidininko pločių ruožą $\Delta W_i = (W_p - W_r + 1)/P$, kuriame analizės metu skaičiuos DML elektrinius parametrus. Čia P – pavaldžiųjų mazgų skaičius kompiuterių telkinyje.
4. Kiekvienas pavaldusis mazgas analizuoja DML baigtinių skirtumų metodu pagal (1)–(3) išraiškas ir apskaičiuoja DML charakteringąjį impedansą Z_0 ir efektyviąją dielektrinę skvarbą ε_{ref} .



3 pav. Daugialaidės mikrojuostelinės linijos lygiagretusis sintezės algoritmas

Fig. 3. Parallel algorithm of the synthesis of multiconductor microstrip lines

5. Ketvirtu žingsniu analizė kartojama kol bus apskaičiuotos visos i -tajam pavaldžiajam mazgui užduotos laidininko pločio vertės ΔW_i ruože.

6. Apskaičiuoti rezultatai $Z_0(\Delta W_i)$ ir $\varepsilon_{\text{ref}}(\Delta W_i)$ surūšiuojami kiekvieno pavaldžiojo mazgo ir persiunčiami valdančiam mazgui.
7. Gautus rezultatus valdantysis mazgas surūšiuoja eilės tvarka į vienmatį masyvą $Z_0(W)$.
8. Masyve $Z_0(W)$ ieškoma vertės Z'_0 artimiausios nominaliajai Z_0 vertei.
9. Tikrinama, ar surastosis artimiausios ir nominaliosios charakteringojo impedanso verčių santykinis skirtumas neviršija leistino nuokrypio

$$\delta \geq |(Z'_0 - Z_0)| / Z_0. \quad (5)$$

Jeigu (5) lygybė tenkinama, pereinama prie 16 žingsnio. Jeigu netenkinama – pereinama prie 10 žingsnio.

10. Tikrinama, ar tarpo tarp laidininkų vertė nesikartoja. Tikrinant pirmą kartą laikinojo kintamojo $temp$ vertė lygi 0. Jeigu nesikartoja, pereinama prie 11 žingsnio. Jeigu S jau buvo taikoma – pereinama prie 15 žingsnio.
11. Naudota tarpo tarp laidininkų S vertė priskiriama laikinajam kintamajam $temp$.
12. Šiuo žingsniu pagal rastą artimiausią charakteringojo impedanso vertę Z'_0 nustatoma tolimesnė sintezės kryptis. Jeigu $Z'_0 < Z_0$, siekiant padidinti DML impedansą, S turi būti padidinta – pereinama prie 13 žingsnio ir, atitinkamai, jeigu $Z'_0 > Z_0$ S turi būti sumažinta, taigi, pereinama prie 14 žingsnio.
13. Tarpas tarp laidininkų padidinamas $S = S + \Delta S$ ir grįžtama prie 2 žingsnio.
14. Mažinami atitinkamai žingsnis $\Delta S = \Delta S / 4$ ir tarpas tarp laidininkų $S = S - \Delta S$. Grįžtama prie 2 žingsnio.
15. Išmėginus visas leistinas S vertes tarp S_p ir S_r , ir negavus siekiamo charakteringojo impedanso, pasirinkama kita dielektrinio pagrindo skvarba ε_r ir pereinama prie 2 žingsnio.
16. Apskaičiuoti sintezės rezultatai išsaugojami ir vaizduojami displėjaus ekrane.

Lygiagrečiojo sintezės algoritmo patikra

Pasiūlytas lygiagretusis sintezės algoritmas buvo išbandytas 16-kos kompiuterių telkinyje (CPI – 2,6 GHz, operatyviosios atminties talpa – 1 GB, operacinė sistema – Fedora, kompiuterių tinklo sparta – 100 Mb/s).

Pirmuoju etapu buvo patikrintas DML sintezės tikslumas. Iš esmės tikslumą lemia pasirinktas analizės me-

todas. Mūsų atveju – baigtinių skirtumų metodas, sudarytas DML modelis ir jo parametrai.

Algoritmo patikrai buvo sintezuotos trys DML su 50 Ω , 75 Ω ir 120 Ω nominaliomis impedanso vertėmis. Pagal sintezuotus konstrukcinius parametrus buvo atlikta DML analizė momentų metodu. Bandomosios sintezės ir analizės rezultatai pateikti 1 lentelėje.

1 lentelė. Daugialaidžių mikrojuostelinių linijų lygiagrečiosios sintezės patikra

Table 1. Results of parallel synthesis of the multiconductor microstrip lines

Sintezuoti konstrukciniai parametrai	Nominali charakteringojo impedanso vertė, Ω		
	50	75	120
W/h	2,2	1,15	0,45
S/h	1	1,1	1,1
ε_r	6	6	6
Sintezės metu pasiektas charakteringasis impedansas, Ω	50,34	74,36	119,97
Sintezės paklaida, %	0,68	-0,85	-0,025
Momentų metodu apskaičiuotas charakteringasis impedansas, Ω	51,9	78,7	125,5
Santykinis impedansų, apskaičiuotų skirtingais metodais, skirtumas, %	3,1	5,84	4,61

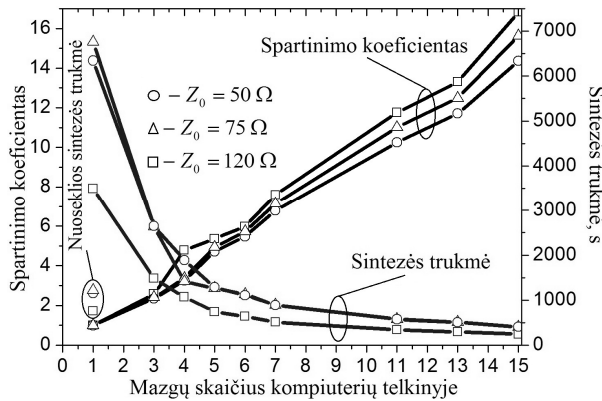
Lygiagrečiojo algoritmo patikra rodo, kad sintezės paklaida neviršija 1 %, o skirtingais metodais gautos charakteringojo impedanso vertės skiriasi mažiau nei 6 %.

Įsitikinus DML sintezės tikslumu antruoju etapu buvo ištirtas lygiagrečiojo algoritmo efektyvumas, pastarasis apibūdinamas sintezės trukme ir spartinimo koeficientu, kuris apskaičiuojamas pagal tokią išraišką (Čiegis 2005):

$$S_p = T_0 / T_p, \quad (6)$$

čia: T_0 – algoritmo vykdymo trukmė viename kompiuteryje; T_p – algoritmo vykdymo trukmė, kai mazgų skaičius telkinyje lygus P . Algoritmo efektyvumo tyrimo rezultatai pateikti 4 pav. Tyrimo metu parinktas DML laidininkų pločių diapazonas $\Delta W_i = 60$ gardelės žingsnių, tarpų tarp laidininkų diapazonas $\Delta S_i = 50$ gardelės žingsnių, sintezuojant DML leista pasirinkti vieną iš 3 dielektrikų tipų, kompiuterių skaičius telkinyje buvo didinamas nuo 1 iki 16 (čia vienas iš mazgų yra valdantysis kompiuteris, kiti penkiolika – pavaldieji).

Lyginant nuoseklaus ir lygiagretaus algoritmo skaičiavimo rezultatus matyti, kad sintezuojant DML skaičiavimo trukmė abiejų algoritmų susilygina ties šešiais mazgais kompiuterių telkinyje. Esant 11 mazgų kompiuterių telkinyje, lygiagretaus algoritmo DML sintezės trukmė du kartus mažesnė nei nuosekliojo, o esant 15 mazgų – tris kartus.



4 pav. Lygiagrečiojo sintezės algoritmo veikimo trukmės ir spartininimo koeficiento priklausomybės nuo mazgų skaičiaus kompiuterių telkinyje

Fig. 4. Execution time and speedup coefficient of the parallel algorithms versus number of nodes

4 pav. matyti, kad didinant mazgų skaičių kompiuterių telkinyje, DML sintezės trukmė proporcingai mažėja, atitinkamai didėja algoritmo spartininimo koeficientas. Taip pat matyti, kad didinant mazgų skaičių kompiuterių telkinyje, spartininimo koeficientas didėja tiesiškai ir dar neturi išsotinimo požymių. Taigi, padidinus pavaldžiųjų mazgų skaičių virš 15, sintezės uždavinys gali būti dar daugiau paspartintas, nes esant 15 mazgams, kiekvienam iš jų tenka analizuoti 4 skirtingus ΔW_i intervalus. Pridedant naujų mazgų kompiuterių telkinyje analizuojamų ΔW_i skaičius kiekviename mazge mažės ir spartininimo koeficientas turėtų didėti. Kai $\Delta W_i = 60$ gardelės žingsnių, pavaldžiųjų mazgų gali būti daugiausia 60.

Apibendrinimas

1. Kitų tyrėjų atliktų darbų apie daugialaidžių mikrojuostelinių linijų (DML) sintezę apžvalga rodo, kad ties šia problema intensyviai dirbama, tačiau šiuo metu nėra sukurta universalių modelių ir metodų leidžiančių atlikti charakteringojo impedanso paiešką bet kokiam laidininkų skaičiui linijoje.
2. Autorių sukurtas lygiagretusis sintezės algoritmas, kuriame siekiant sumažinti analizuojamos srities dydį ir paspartinti skaičiavimus, įgyvendintas periodinės begalinės DML modelis.

3. Siūlomas lygiagretusis sintezės algoritmas įgyvendintas 16 mazgų kompiuterių telkinyje (CPI – 2,6 GHz, operatyviosios atminties talpa – 1 GB, operacinė sistema – Fedora, kompiuterių tinklo sparta – 100 Mb/s). Algoritmo patikros metu nustatyta, kad sintezuotų DML charakteringasis impedansas skiriasi nuo nominalių verčių mažiau nei 1 %, o nuo impedanso, apskaičiuoto momentų metodu, mažiau nei 6 %.
4. Įgyvendinto lygiagrečiojo algoritmo efektyvumo rezultatai parodė, kad DML sintezės trukmė mažėja didinant mazgų skaičių kompiuterių telkinyje ir, kai mazgų telkinyje buvo 16, sintezuojant 75 Ω DML truko vos 4 min. Šiuo atveju paieškai pasirinktas laidininkų pločių diapazonas $\Delta W_i = 60$ gardelės žingsnių, tarpų tarp laidininkų diapazonas $\Delta S = 50$ gardelės žingsnių, taip pat buvo numatyta galimybė pasirinkti vieną iš 3 dielektrikų tipų. Nustatyta, kad, kol mazgų skaičius P kompiuterių telkinyje neviršija 16, lygiagrečiojo algoritmo spartininimo koeficientas S_p didėja tiesiškai ir, kai $P = 16$, $S_p = 16,82$. Tiesinė spartininimo koeficiento priklausomybė rodo, kad tolimesnis mazgų skaičiaus telkinyje didinimas atitinkamai mažins sintezės trukmę.

Literatūra

- Chiang, M.-J.; Wu, H. S.; Tzuang, C. K. C. 2009. Artificial-synthesized edge-coupled transmission line for compact CMOS directional coupler designs, *IEEE Trans. Microw. Theory Tech.* 57 (12): 3410–3417. doi:10.1109/TMTT.2009.2034305
- Čiegis, R. 2005. *Lygiagretieji algoritmai ir tinklinės technologijos*. Vilnius: Technika. 321 p.
- Daškevičius, V.; Skudutis, J.; Štaras, S. 2007. Simulation and properties of the H-profile meander system, *Electronics and Electrical Engineering* 3(75): 65–68.
- Grasso, C.; Wu, F. 2005. DDR SDRAM characteristic impedance and PCB design: how much impedance variation can a DDR SDRAM interface tolerate before going out of spec?, *Printed Circuit Design & Manufacture* 22(8): 22–33.
- Gupta, S.; Caloz, C. 2009. Analog signal processing in transmission line metamaterial structures, *Radioengineering* 18(2): 155–167.
- Lee, H. M.; Tsai, C. M. 2009. Exact synthesis of broadband three-line Baluns, *IEEE Trans. Microw. Theory Tech.* 57(1): 140–148.
- Martavičius, R.; Jurjevas, A. 2000. Broadband Microstrip Meander Retard Systems (RS) Properties, *Electronics and Electrical Engineering* 5(28): 43–48.
- Martavičius, R.; Urbanavičius, V. 2004. Comparative analysis of the meander delay lines, in *EMD'2004 Proceedings of the XIV international conference on electromagnetic disturbances*. Vilnius Gediminas Technical University. Vilnius: Technika, 195–200. ISBN 9986-05-766-3.

- Masot, F.; Medina, F.; Horno, M. 1994. Analysis and experimental validation of a type of three-microstrip directional coupler, *IEEE Transactions on MTT* 42(9): 1624–1631. doi:10.1109/22.310555
- Mikučionis, Š.; Urbanavičius, V. 2010. Synthesis of Microstrip Multiconductor Lines, Operating in Normal Mode, in *18th International Conference on Microwave, Radar and Wireless Communications MIKON-2010*, Vilnius, Lithuania, 2010, 353–356.
- Park, S. W.; Ju, J. C.; Park, D. C. 2005. Analysis of Crosstalk between Finite-Length Multiconductor Transmission Lines on a PCB by Using Circuit-Concept Approach, *IEICE Transactions on Communications* E88-B(8): 3189–3194. doi:10.1093/ietcom/e88-b.8.3189
- Pomarnacki, R.; Urbanavičius, V. 2009. Parallel system for analysis of meander delay line, in *32th International Conference on Fundamentals of Electronics and Circuit Theory*, Gliwice, Poland, 53–54
- Rawat, K.; Ghannouchi, F. M. 2009. A design methodology for miniaturized power dividers using periodically loaded slow wave structure with dual-band applications, *IEEE Trans. Microw. Theory Tech.* 57(12): 3380–3388. doi:10.1109/TMTT.2009.2033849
- Savenko, P. O.; Tkach, M. D. 2000. Numerical solution of synthesis problem of flat microstrip antenna array according to the prescribed power directivity pattern, in *Proceedings of the 5th International Seminar/Workshop on Direct and Inverse Problems of Electromagnetic and Acoustic Wave Theory*, Tbilisi, Georgia, 74–79. doi:10.1109/DIPED.2000.890006
- Sadiku, N. O. 2009. *Numerical techniques in electromagnetics with MATLAB*. Bosa Roca. 710 p.
- Sakakibara, K.; Kashino, Y.; Hayashi, Y.; Kikuma, N.; Hirayama, H. 2008. Two dimensional array design techniques of millimeter-wave microstrip comb-line antenna array, in *International Ottawa Symposium on Electromagnetic Theory*, Ottawa, Canada, *Radio Science* 43(RS4S25), 4. doi:10.1029/2007RS003801
- Shufeng, S.; Junmei, F. 2003. Analysis of pulsed signal distortion in microstrip line using Wigner-Ville distribution, in *Proceedings of the 6th International Symposium on Antennas, Propagation and EM Theory*, Beijing, China, 862–865.
- Štaras, S. 2008. *Ivadas į skaitmeninius elektrodinamikos metodus ir jų taikymą*. Vilnius: Technika. 185 p.
- Vainoris, Z. 2004. *Bangų elektrodinamikos pagrindai*. Vilnius: Technika. 513 p.

PARALLEL SYNTHESIS OF MULTICONDUCTOR MICROSTRIP LINES

R. Pomarnacki, A. Krukoniš

Abstract

The parallel technique for the synthesis of the multiconductor microstrip lines (MML) is presented in this article. Main parameter of the synthesised MML is characteristic impedance, variable parameters: width of the conductors, space between conductors, the thick of dielectric substrate and its permittivity. Authors' created parallel algorithm is used in this technique, wherein analysis operations are distributed among cluster nodes. The MML model created using the finite difference method. To reduce analysis area it is assumed, what MML is infinite and periodic. Proposed technique was realized and proved in the sixteen nodes cluster. Cluster is based on Mpich2 software. Proved, that synthesis error is less than 1%. Characteristics of the synthesised MML, compared with characteristics which calculated with other methods differ less than 6%. It may be noted that, performance coefficient of the parallel synthesis algorithm is growing linear when cluster has no more than 16 nodes. Linear growth of performance coefficient demonstrates that adding more nodes to cluster reduce execution time of the synthesis.

Keywords: Synthesis of the multiconductor microstrip line, parallel algorithm, Mpich2 cluster software.